(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平7-169005

(43)公開日 平成7年(1995)7月4日

(51) Int.Cl.⁶ G 1 1 B

識別記号

庁内整理番号

FΙ

技術表示箇所

5/02 5/39

U 7426-5D

審査請求 有 請求項の数11 OL (全 11 頁)

(21)出願番号

特願平6-253757

(22)出顧日

平成6年(1994)10月19日

(31)優先権主張番号

145368

(32)優先日

1993年10月29日

(33)優先権主張国

米国 (US)

(71)出願人 390009531

インターナショナル・ビジネス・マシーン

ズ・コーポレイション

INTERNATIONAL BUSIN

ESS MASCHINES CORPO

RATION

アメリカ合衆国10504、ニューヨーク州

アーモンク (番地なし)

(72) 発明者 イメラ・クリスチアーヌ・パーロウ

アメリカ合衆国94024 カリフォルニア州 ロス・アルトス マグダレナ・アベニュー

508

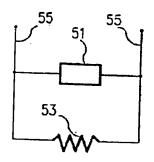
(74)代理人 弁理士 合田 藻 (外2名)

最終頁に続く

(54) 【発明の名称】 磁気抵抗システム用の電気オーパストレスおよび静電放電の保護

(57)【要約】

【目的】 導電保護デバイスは、磁気ヘッド・アセンブリ中の磁気抵抗(MR)センサ要素の電流を分流する電流経路を提供して、MRセンサ要素への損傷なしに静電荷を放電する。たとえば1対のショットキー・ダイオードなどの、非線形電流電圧特性を有する可変コンダクタンス・デバイスは、放電電流バイパス経路を提供するドないで、MRセンサ要素に平行なMRセンサ要素は単一ド線と接地基準、たとえばMRセンサ要素磁気シールドの間に接続される。1つまたは複数のブリード抵抗器も、電流バイパス経路を提供し、したがって静電荷が放電できるように、MRセンサ要素リード線と接地基準の間に接続される。



【特許請求の範囲】

【請求項1】磁気抵抗要素と、

静電荷を放電するための、前記磁気抵抗センサ要素をバイパスする低抵抗導電経路を提供するために、前記磁気抵抗センサ要素に電気的に結合された低線形電流電圧特性を有する少なくとも1つの可変コンダクタンス手段とを備える磁気抵抗ヘッド・アセンブリ。

【請求項2】さらに、離間された位置にある前記磁気抵抗センサ要素に電気的に接続された少なくとも2本の導電リード線を備え、前記コンダクタンス手段が、前記磁気抵抗センサ要素に平行な2本の前記導電リード線の間に接続されることを特徴とする請求項1に記載の磁気抵抗ヘッド・アセンブリ。

【請求項3】さらに、離間された位置にある前記磁気抵抗センサ要素に電気的に接続された少なくとも2本の導電リード線を備え、少なくとも1つの前記可変コンダクタンス手段が、各前記導電リード線と接地基準の間に接続されることを特徴とする請求項1に記載の磁気抵抗ヘッド・アセンブリ。

【請求項4】前記接地基準が、前記磁気抵抗センサ要素 用の磁気密封要素を備えることを特徴とする請求項3に 記載の磁気抵抗ヘッド・アセンブリ。

【請求項5】さらに、スライダを備え、前記接地基準が前記スライダを備えることを特徴とする請求項3に記載の磁気抵抗ヘッド・アセンブリ。

【請求項6】前記可変コンダクタンス手段が、前記磁気抵抗ヘッド・アセンブリと一体的に製造されることを特徴とする請求項1に記載の磁気抵抗ヘッド・アセンブリ。

【請求項7】前記可変コンダクタンス・デバイスが、半導体材料層で分離された1対の金属製電極板を備えた空間電荷制限導電(SCLC)デバイスであり、前記半導体層が各前記金属製電極板と接触することを特徴とする請求項6に記載の磁気抵抗ヘッド・アセンブリ。

【請求項8】磁気抵抗センサ要素と、静電荷を放電するための、前記磁気抵抗センサ要素の電流を分流する高抵抗放電経路を提供するために、前記磁気抵抗センサ要素に電気的に結合された少なくとも1つのブリード抵抗器とを備える磁気抵抗ヘッド・アセンブリ。

【請求項9】さらに、離問された位置にある前記磁気抵抗センサ要素に電気的に接続された少なくとも2本の導電リード線を備え、少なくとも1つの前記ブリード抵抗器が、各前記導電リード線と接地基準の間に接続されることを特徴とする請求項8に記載の磁気抵抗ヘッド・アセンブリ。

【請求項10】データを記録するための複数のトラック を有する磁気記憶媒体と、

磁気トランスジューサと前記磁気記憶媒体の間の相対運動中に前記磁気記憶媒体に対して密接に離間された位置 に維持される前記磁気トランスジューサとを備え、前記 磁気トランスジューサが基板上に形成された磁気抵抗セ ンサを含み、前記基板が、

磁気抵抗センサ要素と、

静電荷を放電するための、前記磁気抵抗センサ要素をバイパスする導電経路を提供するために、前記磁気抗センサ要素に電気的に結合された少なくとも1つのコンダクタンス手段と、

前記磁気トランスジューサを前記磁気記憶媒体上の選択 されたトラックに移動するために、前記磁気トランスジ ューサに結合されたアクチュエータ手段と、

前記磁気抵抗センサによってインタセプトされた前記磁気記憶媒体に記録されたデータ・ビットを表す磁界に応じた前記磁気抵抗センサ要素の抵抗変化を検出するために前記磁気抵抗センサに結合された手段とを備えることを特徴とする磁気記憶システム。

【請求項11】磁気抵抗センサの製造時と、磁気記憶システム中での前記磁気抵抗センサのその後の取扱いおよび組立て時に前記磁気抵抗センサに静電放電保護を提供する方法において、

非線形電流電圧特性を有する少なくとも 1 つの可変コン ダクタンス手段を提供するステップと、

静電荷を放電するための、前記磁気抵抗センサ要素をバイパスする低抵抗導電経路を提供するために、前記磁気抵抗センサの前記可変コンダクタンス手段と磁気抵抗センサ要素を接続するステップと、

磁気記憶システム中での前記磁気抵抗センサの前記その 後の取扱いおよび組立てが完了する前の所望の点で、前 記可変コンダクタンス手段を前記磁気抵抗センサ要素か ら切断するステップとを備えることを特徴とする方法。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、全般的には、磁気ディスク・ドライブ用の電気保護回路に関し、さらに詳細には、磁気抵抗読取りセンサを使用して読取り/書込みトランスジューサの静電放電または電気的オーバストレスを防止するためのそのような回路に関する。

[0002]

【従来の技術】磁気ヘッド・ディスク・ドライブ・システムは、費用有効性のデータ記憶装置としてコンピュータ業界で広く受け入れられている。磁気ディスク・ドダイブ・システムでは、ディスクの形をした磁気記録に対し、同時に、磁気ヘッドと呼ばれる磁気記録で回転し、同時に、磁気へッドと呼ばれる磁気で回転し、同時に、磁気で呼ばれるのでは、取り/書込みトランスジューサが回転するディスクは、取り/書込みトランスジューサが回転するディスクは、アクチュエータ・アームとして知られるは、アクチュエータ・アームとして知られるは、な気でがいて、アクチュエータ・アームとして知られている。磁気によってが動作速度で回転すると、回転するディスクによって生成される移動する空気が、スライダの物理設計と共

に、磁気ヘッドを持ち上げるように働き、それによって、磁気ヘッドは空気軸受けと呼ばれる空気のクッション上でディスク表面よりわずかに上を滑り、あるいは浮動することができる。ディスク表面からの磁気ヘッドの浮動高さは通常、ほんの数マイクロインチであり、主としてディスク回転と、スライダ・アセンブリの空気力学特性と、ばねアクチュエータ・アームによって加えられる力との関数である。

【0003】ヘッドと呼ばれる磁気記録トランスジューサの製造時、取扱い時、および使用時に出会う重大な問題は、ヘッドの様々な要素、およびヘッド、特に薄膜タイプのヘッドと接触するその他の物体上での静電電気の蓄積と、これに伴う、このように生成された静電気のスプリアス放電である。静電荷は、たとえば、ヘッドの製造時やその後の取扱い時に、プラスチックなどのある種の材料の存在によって発生する恐れがある。この電荷は、露出され、記録媒体に面する空気軸受け表面での換ギャップに隣接して位置決めされた、磁極先端と、隣接する導電層との間の絶縁層の縁を横切ってアークし、したがって、磁極先端を腐食させ、データの読取りおよび書込みにおいてトランスジューサを低下させる。

【0004】薄膜誘導読取り/書込みヘッドに関連する上述の静電放電 (ESD) 問題は周知であり、いくつかの解決策が提案されている。米国特許第4317149号は、静電放電がスライダ空気軸受け表面での重大な磁極先端およびギャップ領域から変位された領域で発生するように、導電材料を絶縁層の凹部に蒸着することによって形成された短い放電経路を有する誘導ヘッドを開示している。米国特許第4800454号は、蓄積した静電荷が放電できるように磁極片および誘導巻線がスライダに結合された誘導ヘッド・アセンブリを開示している。巻線は、高い順電圧および逆電圧降下を含むダイオードを介して、または融解可能なリンクを介してスライダ本体に接続されている。

【0005】磁気抵抗(MR)センサは周知であり、特 に髙記録密度での磁気トランスジューサ中の読取り要素 として特に有用である。MR読取りセンサは、誘導読取 りヘッドより高い出力信号を提供する。このより高い出 力信号によって、記録チャネルの信号対雑音比が高くな り、したがって、磁気ディスク表面上に記録されるデー タのより高い面積密度を達成することができる。上述の ように、MRセンサがESD、または場合によっては、 電気的オーバストレス、すなわちEOSと呼ばれる所期 された不足正常作動条件より大きな電圧入力または電流 入力にさらされると、MR読取りセンサおよびヘッドの 他の部品が損傷を受けることがある。このような電気的 損傷の被りやすさは、MR読取りセンサの場合に特に深 刻である。これは、これらのセンサの比較的小さな物理 寸法によるものである。たとえば、極端に高い記録密度 に使用されるMRセンサは、100オングストローム

(Å) \times 1.0マイクロメートル (μ m) 以下の断面積を有する。そのように物理的に小さな抵抗を介したほんの数ボルトの電圧の偶然な放電でも、MRセンサに重大な損傷を及ぼし、あるいはMRセンサを破壊できる電流を生成するのに十分である。MRセンサが経験する損傷の性質は、融解および蒸発を介したセンサの完全な破壊、空気軸受け表面の汚染、電気的破壊を介した短絡の発生、ヘッドの性能が低下するより軽い形の損傷を含め、非常に様々である。この種の損傷は、処理時にも免失することが分かっており、MR読取りセンサを組み込んだ磁気ヘッドの製造および取扱いにおいて重大な問題をもたらす。

[0006]

【発明が解決しようとする課題】本発明の主な目的は、MRセンサ要素およびその他のトランスジューサ要素を介した静電放電または該要素の電気的オーバストレスによって発生するMRセンサへの損傷を最小限に抑えることである。

【0007】本発明の他の目的は、非線形導電要素が、MR要素およびその他の重要なヘッド構成要素から過度の電流を分流することによってEOS保護およびESD保護を提供するように磁気ヘッドの構造に一体化され、あるいは磁気ヘッドに外付けされたMRセンサを提供することである。

[8000]

【課題を解決するための手段】前記の目的にかんがみ、本発明は、1つまたは複数の導電要素、たとえば非線形電流電圧特性を有するダイオードが、スプリアス静電荷をMRセンサ要素から導くための、MRセンサ要素をバイパスする低抵抗導電経路を提供するMR読取り要素を備えた薄膜磁気トランスジューサを提供する。本発明によれば、導電要素は、たとえば、センサ要素に平行なMRセンサ・リード線を横切って、ないしMRセンサ要素リード線とMR要素磁気シールド要素またはスライダ本体の間に接続される。

【0009】好ましい実施例では、業界標準薄膜蒸着工程をウェハ・レベルで使用して、たとえば保護導電要素、ダイオード、または非線形抵抗器を提供し、ヘッドとの製造時にこの保護デバイスをMRヘッドと一体化する。ダイオードなどの離散要素はスライダ本体の表面に取り付け、あるいはたとえばサスペンション・アーム電子機器モジュールなどのシステム電子機器と一体化することができる。「ダイオード」の語は、本明細書では、一般に、P-N接合ダイオードおよびトランジスタや、空間電荷制限導電(SCLC)、ショットキー放出、電子なだれ降伏またはツェナー降伏、Poole-Frenkel、トンネリングなどの他の機構によって作動するデバイスなどの、適当な非線形電流電圧(I-V)特性を有する電気デバイスを指すために使用される。

[0010]

【実施例】ここで、図1を参照すると、本発明が、図1 に示した磁気ディスク記憶システムで実施されるものと して表されているが、たとえば磁気テープ記録システム などの他の磁気記録システム、またはセンサを使用して 磁界を検出する他の応用例に本発明を適用できることは 明らかである。磁気ディスク記憶システムは、スピンド ル14上で支持され、ディスク・ドライブ・モータ18 によって回転される、少なくとも1つの回転可能な磁気 ディスク12を備えており、それぞれが、通常、読取り /書込みヘッドと呼ばれる1つまたは複数の磁気読取り /書込みトランスジューサ21を支持する少なくとも1 つのスライダ13が、ディスク12上に位置決めされて いる。各ディスク上の磁気記録媒体は、ディスク12上 の環状パターンの同心円データ・トラック(図示せず) の形をしている。ディスクが回転すると、ヘッド21 が、所望のデータが記録されたディスクの異なる部分に アクセスできるように、スライダ13が、ディスク表面 22上で半径方向に移動する。各スライダ13は、サス ペンション15によってアクチュエータ・アーム19に 取り付けられている。サスペンション15は、スライダ 13をディスク表面22に対してバイアスさせるわずか なばね力を提供する。各アクチュエータ・アーム19 は、アクチュエータ手段27に取り付けられている。図 1に示したアクチュエータ手段は、たとえば音声コイル ・モータ (VCM) であってよい。VCMは、固定され た磁界内で移動可能なコイルを備えており、コイル移動 の方向および速度は、制御装置によって供給されるモー 夕電流信号によって制御される。

【0011】ディスク記憶システムの作動時には、ディスク12の回転によって、スライダ上に上向きの力または揚力を作用させる空気軸受けがスライダ13とディスク表面22の間に生成される。したがって、空気軸受けは、作動時に、サスペンション15のわずかなばね力を平衡させ、小さくかつ実質的に一定の間隔だけディスク表面よりわずかに上にスライダ13を支持する。

【0012】ディスク記憶システムの様々な構成要素は、作動時に、アクセス制御信号や内部クロック信号などの、制御装置29によって生成される制御信号で御される。通常、制御装置29は、たとえば論理制御回路、記憶手段、マイクロプロセッサなどを備えている。制御装置29は、線23上の駆動モータ制御信号などの様々なシステム動作を制御するための制御信号などの様々なシステム動作を制御するための制御信号を生成する。線28上の制御信号は、選択されたスライダ13を関連するディスク12上の所望のデータ・トラックに最適に移動す信号は、の所望の電流プロファイルを提供する。読取り信号および書込み信号は、記録チャネル25によって読取り/書込みヘッド21との間で通信される。

【0013】通常の磁気ディスク記憶システムの上記説明と、添付の図1の図は、例示だけを目的としたもので

ある。ディスク記憶システムが多数のディスクおよびアクチュエータを含むことができ、各アクチュエータが多数のスライダを支持できることが理解されよう。

【0014】ここで、図2を参照すると、MR読取り/ 誘導書込み磁気ヘッド30の一部が、ヘッド空気軸受け 表面45がディスク記録表面に面し、かつ該表面よりわ ずかに上に配設されるような回転する磁気記録ディスク 32との変換関係で示されている。一般に、そのような ヘッド30は、MR読取りアセンブリと、基板表面上に 相互に隣接して形成された誘導書込みアセンブリとを含 み、基板表面は通常、磁気ヘッドを備えたスライダの後 端部を形成する垂直表面である。ヘッドMR読取りアセ ンブリは、それぞれ第1および第2の磁気シールド要素 33および37によって密閉された、たとえばニッケル 鉄(NiFe)合金などの強磁性材料のMR感知要素 3 5を備えている。MR感知要素は、パーマロイと呼ばれ る単一のNiFe層を備えているが、さらに典型的に は、米国特許第4785366号に記載されたタイプの 磁気バイアス層を含む多層磁気構造、またはスピン・バ ルブ・センサと呼ばれ、ジャイアントMR効果を使用す る、米国特許第5206590号に記載されたタイプの 多層磁気構造を備えることができる。シールド要素33 および37は一般に、パーマロイやセンダスト、アルミ ニウム・シリコン鉄のトライアロイなどの非常に透磁率 の高い磁気材料で作製され、磁気干渉がMR要素35に 影響を及ぼし、それによって外部電気パルスをもたらす のを妨げる。導電リード線(図15および16)は、M R要素35の端部に電気的に取り付けられた、一般に銅 (Cu) またはその他の適当な導電材料であり、MR要 素を外部回路と結合してMR要素の抵抗を感知するため の手段を提供する。MR読取りアセンブリは、たとえば 基板31上でのスパッタ蒸着などの真空蒸着技術によっ て形成される。MRアセンブリの様々な要素は、たとえ ば二酸化シリコンや酸化アルミニウムなどの絶縁材料層 42.によって囲まれかつ相互に絶縁される。誘導書込み アセンブリは、下部または第1の磁極片38および上部 または第2の磁極片40を備えている。第1および第2 の磁極片38、40はNiFeなどの非常に透磁率の高 い磁気材料で作製されており、空気軸受け表面45で磁 気ギャップ47を形成する第1および第2の磁極先端3 9 および 4 1 を含む、背部ギャップ部(図示せず)で磁 気的に接続された磁気回路を形成する。一般にたとえば Cuで作製された1つまたは複数の電気導体層43は、 第1の磁極片38と第2の磁極片40の間に配設された 誘導コイルを形成する。磁極片38、40および誘導コ イル導体42は、たとえば電気めっきやスパッタ蒸着な どの周知の工程で製造される。磁極片は、絶縁材料層4 2によって、誘導コイルおよびMR読取りアセンブリか ら電気的に絶縁される。また、アセンブリ全体は、絶縁 保護材料のキャッピング層42で覆われている。図2に

示したヘッド30は、「ピギーバック」ヘッドと呼ばれることもある。第2のMR磁気シールド要素37を誘導アセンブリの第1の磁極片38と組み合わせて、両方の機能を実行する単一の要素を形成する「組合せ」ヘッドと呼ばれる代替構成が図9に示されている。

【0015】従来の技術の節で説明したように、ヘッド ・アセンブリ30の様々な構成要素上、あるいはヘッド ・アセンブリまたはヘッド・アセンブリに取り付けられ た電気リード線と接触し、またはそれらに密に接近す る、物体、機器、または人間上に蓄積する静電荷は、へ ッドに重大な損傷を与える可能性がある。この電荷は、 製造時と、その後のヘッド取扱い時に蓄積する。たとえ ば、ディスク・ドライブ・アセンブリを製造するための 他の構成要素を含むヘッドを組み立てると、比較的大量 の静電荷がヘッド要素上に蓄積することがある。この電 荷は、生成された領域から移行して、導電経路に沿って 蓄積する。したがって、静電荷の蓄積が発生し、次いで それによって、1 つの導電要素から、「破壊」を経験す る誘電体を介して、他の導電要素に静電放電的に放電が 発生する。この放電によって通常、蓄積された静電気エ ネルギーの放電用の端子として働く導電材料の領域で断 線などによる損傷が発生する。米国特許第431714 9 号および第4800454号に関して上記で説明した ように、誘導ヘッドの静電放電(ESD)に関する問題 は周知であり、引用された特許は、誘電ヘッドの保護の 方法および構造を提供する。

【0016】コイル導体43および磁極片38、40 は、断面積が物理的に小さいので比較的高い電圧および 電流に耐えることができるが、MR感知要素は、電流お よび電圧過負荷の影響を特に受けやすい。MR要素の活 動感知部分は、長さ0.5 μ mないし20 μ mの範囲、 髙さ(幅) $0.5\mu m$ ないし $5\mu m$ 、厚さ10ナノメー トルないし100ナノメートル (nm) であり、抵抗が 約20オームないし80オームである。物理寸法が小さ いことの他に、MR感知要素35は、ABSの部分を除 き、絶縁材料によって囲まれ、すなわち該材料に埋め込 まれている。図2および9に示したタイプのMR読取り アセンブリでは、蓄積した静電荷がMR要素35を介し て直接放電されるとき、磁気シールド要素または第1の **磁極片、あるいはスライダの本体(基板)への放電を含** んでも、含まなくても、そのような損傷がMR要素35 の感知領域に沿って発生することが分かっている。

【0017】ここで、本発明による図3、4、5、および6を参照すると、好ましい実施例は、MR感知要素53(図3および4では抵抗として表されている)の電流を分流する導電放電経路を提供するための非線形電流電圧(I-V)特性を有する導電デバイス51、57を備えている。図3に示したように、MR要素リード線55間に接続された非線形コンダクタンス・デバイス51は、MR要素53の周りの放電電流を効果的に分流す

る。同様に、図4に示したように、各MR要素リード線55と接地の間に非線形導電デバイス57が接続されている。「接地」の語が、本明細書では、たとえば基板またはスライダ本体、あるいはMR要素磁気シールド要素を指すことに留意されたい。図6に示した曲線65で示されたような反対称I-V特性を有する可変コンダクタンス・デバイスがこの目的に適している。

【0018】図5は、いくつかの非線形デバイスおよび 曲線59の30オームの公称抵抗を有する代表的なMR 要素の【一V特性曲線を示す対数目盛上でプロットされ たグラフである。典型的なデバイスの場合、抵抗は比較 的高く、デバイスを横切る電圧が増加するにつれて減少 する。MR感知要素53の作動電圧(Vop)より大きな 電圧の場合、デバイスの抵抗は急速に減少し、電圧が増 加するにつれて非線形的に減少する。たとえば、10ミ リアンペア(m A)の電流による公称電圧0.3ボルト で作動し、曲線16で示された電圧電流特性を有する非 線形デバイス51によって保護される、MR感知要素5 3を含むMR回路では、0.5mAより低い作動電圧は 保護デバイス51によって分流される。MR要素53を 横切る電圧が約0.75ボルトを上回る場合、回路中の 大部分の電流は非線形デバイス51を通過し、MR要素 53をバイパスする。保護デバイスがMR感知要素に十 分な保護を提供するには、デバイス導通抵抗、すなわち デバイス「順抵抗」の大きさをできるだけ小さくするこ とが望ましい。MR感知要素抵抗と保護デバイス順抵抗 の比は、少なくとも50:1であり、したがって最大2 k VのMR感知要素用の保護を提供することが好まし

【0019】ここで、図7および8を参照すると、図7 は、図6に示した反対称I-V動作を示す空間電荷制限 導電(SCLC)デバイスを示す。SCLCデバイス6 0は、適当な半導体材料の層68によって分離された1 対の電極67および69を備えている。半導体層68用 の好ましい材料は、たとえば酸化インジウム錫(IT O)、アルミニウム・ドープ I T O、酸化インジウム (IO)、微晶水素化シリコンまたは無定形水素化シリ コン(Si:H)などを含む。デバイス特性は介在する 半導体層68の導電特性によって決定されるので、電極 67、69用の材料の選択は重大ではない。たとえば、 タンタル(TA)、金(Au)、Cu、パーマロイ、セ ンダストなどが、この目的に適した材料である。図8に 示したように、SCLCデバイス70は、たとえばスパ ッタ蒸着や電気めっきなどの従来の薄膜処理技術を使用 して製造することができる。たとえば、Taなどの第1 の導電材料層73を基板77などの適当な表面上に蒸着 する。次いで、層73を適当にパターン化して第1の電 極67を形成する。次いで、適当な半導体材料、たとえ ばITOの層75を蒸着してパターン化し、半導体層8 6を形成する。半導体層75上に導電材料の第2の層7

1を蒸着し、パターン化して第2の電極69を形成す る。デバイス70が提供する分流抵抗の量は、半導体層 75の表面積によって決定される。半導体層75の厚さ は重大ではなく、適切な値の抵抗は、約100nmない し 1μ mの範囲の厚さによって得られる。デバイスの抵 抗は、MR要素の公称抵抗の少なくとも10倍ないし1 ○○倍であり、したがって公称作動電圧で約1%ないし 10%のMR要素電流を分流することが好ましい。たと えば、約10mAの作動電流では、最小許容分流抵抗に よって、保護装置を介した漏れ電流を約0.3mAより 低くすることができる。MRセンサおよびそれに関連す る回路の作動特性に応じて、公称作動電圧で50%程度 の漏れ電流を許容することができる。たとえばトンネリ ング・ダイオード、ショットキー・ダイオード、ツェナ 一降伏デバイスなどの、適切なI-V特性を有する他の 可変コンダクタンス・デバイスも保護デバイスとして使 用することができる。

【0020】ここで、図9、10、11、および12も 参照すると、本発明による好ましい実施例では、1 つま たは複数の可変コンダクタンス・デバイス80が、上述 のように、磁気ヘッド・アセンブリと一体的に製造され ている。図9および10に示したように、デバイス80 はヘッド・アセンブリを保護してカバーする絶縁材料の 最終層42の表面上または表面の近くに形成することが できる。図7に示したような3層デバイス80は、絶縁 層42の内の1つの表面上に製造され、各電極81およ び82自体の間に、あるいは各電極81および82自体 と接触して形成された、たとえばITOなどの半導体の 層86を含む、たとえばTaの頂部電極81および底部 電極82を備えている。電極81はリード線85を介し てMR要素リード線83に接続されるが、電極82はリ ード線87を介して他のMR要素リード線(図示せず) に接続され、図3に概略的に示したMR要素35用のシ ャントを提供する。図10は、デバイス80およびヘッ ド・アセンブリ・リード線接続スタッドの平面図であ る。図のように、デバイス80はMR要素35に平行な MR要素リード線83および88を横切って接続され る。リード線スタッド88は、誘導コイル43用の電気 接続を提供する。図11は、図9に関して説明した好ま しい実施例を示しており、ここで、デバイス80は、点 線AAで表された、MR要素35とほとんど同じヘッド ・アセンブリ内のレベルで製造される。図12は、ヘッ ド・アセンブリ組合せ磁気シールドおよび磁極片36に 対するデバイス80の構成要素レイアウトを示す平面図 である。ヴァイア91は、1本のMR要素リード線に接 続すべき接続リード線87を提供するように、半導体層 86および上部電極81を介して形成されている。

【0021】引き続き図9および11を参照すると、基板31が単結晶シリコンなどの単結晶半導体材料から成る場合、可変コンダクタンス・デバイスを直接、基板3

1の表面に形成することができる。たとえば、P-N接合ダイオードは、次の磁気ヘッド製造工程の前の第1のステップとして製造することができる。ヴァイアは、ヘッド製造工程を進める際に、基板表面32にある可変コンダクタンス・デバイスと磁気ヘッド要素の間に電気接続を提供するように上層中に形成される。

【0022】ここで、図13、14、15、および16 を参照すると、本発明による他の好ましい実施例は、た とえばP-N接合ダイオード、ツェナー・ダイオード、 ショットキー・ダイオードなどの、非対称I-V特性を 有し、すなわち電流が1方向にしか流れないようにする ことができる、可変コンダクタンス・デバイスを使用す る。図13および14に概略的に示したように、平行で あるが逆極性になるように接続された1対のダイオード 101は、MR要素53からの電流用の分路を提供する ようにリード線55を横切って接続されている。同様の 構成の1対のダイオード103も、各リード線55と、 スライダ本体、または図14および16で接地接続とし て表されたMR要素磁気シールドとの間に接続されてい る。たとえば、ある種のショットキー・ダイオードは 0. 2ないし0. 3ボルトの範囲の比較的低い「ターン オン」電圧と、接合領域で空間電荷蓄積がないことによ る髙速応答時間を有する。このショットキー・デバイス は、図7ないし12に関して上記で説明した真空蒸着技 術に該デバイスの製造を適合させる金属製半導体接合部 に基づくものである。

【0023】図15および16は、MR読取りアセンブ リ中の物理構成および接続を示す図であり、ここで、シ ョットキー・ダイオードはMR感知要素53および導体 リード線55と一体的に製造されている。図15および 16に示した図はそれぞれ、図13および14に示した 回路に対応する。公称抵抗20オームおよび作動感知電 流約10mAのMRセンサ要素53の場合、MR感知要 素を横切る公称作動電圧は約0.2ボルトである。公称 作動電流および電圧でのMRセンサの動作の低下を防ぐ には、保護デバイスによって、漏れ電流がMR要素感知 電流の10%より少なくなるようにすることが好まし い。たとえば、2つの要素105および107の間の接 合部の断面積が約3. 3×10⁻⁴cm²であるショット キー・ダイオード101aは、MR感知要素53の約3 0 倍の抵抗を0. 2 ボルトで提供する。これは、直径約 200μmの円の面積に対応する。 50%スライダは、 約425μm×1600μmの後縁垂直表面積を提供す る。これは、図15および16に示したどちらの構成の 物理空間要件にも容易に適応する。ダイオードは、より 大きな利用可能表面積を提供するスライダの背部表面ま たは上部表面上に蒸着することもできる。

【0024】たとえば1対のP-N接合ダイオードやショットキー・ダイオードなどの1つまたは複数の可変コンダクタンス・デバイスは、別々に製造され、次いで磁

気ヘッド・スライダ上に直接据え付けられる。 図17お よび18に示すように、非線形可変コンダクタンス・デ バイス121は、スライダ120の垂直表面125また 頂部表面123に直接据え付けられる。可変コンダクタ ンス・デバイス121は、導体131によって磁気へッ ド127およびMR導電リード線129に電気的に接続 される。可変コンダクタンス・デバイス121は、図1 3および14に示したように接続された1対または複数 対の逆接続ダイオードであっても、図3および4に示し たように接続された反対称I-V特性を有する単一のデ バイスであってもよい。 可変コンダクタンス・デバイス は、スライダ・サスペンション15またはサポート・ア ーム19(図1に示した)に据え付けることも、あるい はたとえばアーム電子モジュール・チップなどのチップ または回路ボード上で他の外部回路と一体化することも できる。

【0025】当技術分野で知られたように、本明細書で 論じたダイオードおよびその他の可変コンダクタンス・ デバイスは有限値のキャパシタンスを示す。デバイス・ キャパシタンスを排除することはできないが、一般に、 キャパシタンスの大きさは、DC放電経路だけでなく周 波数依存放電機構も提供するように制御することができ る。しかし、製造工程および組立て工程中にMR感知要 素の最大周波数依存保護を提供するキャパシタンス値 は、磁気記憶システム中のMRセンサの次の動作を妨害 する。所望ならば、保護デバイスを物理的に取り外し、 あるいはデバイスをMR感知要素に接続するリード線を 単に開放することによって、製造工程および組立て工程 の終りにデバイスをMRセンサ回路から取り外すことが できる。たとえば、図10に示すように、スライダ45 の後縁垂直平面46上に形成され、それぞれリード線8 5、87によってMR要素リード線83、88に接続さ れた、デバイス80は、レーザ・アブレーション、また はイオン・ミリングや化学エッチングなどの他の適当な 工程でデバイス・リード線85、87を開放することに よって回路から取り外すことができる。

【0026】ここで、本発明による図19も参照すると、他の好ましい実施例は、たとえば、MRセンサ要を分流する高抵抗導電放電経路を提供気をように、MRセンサ・リード線55とMR要素を出ている。があるように、MRセンサ・リード線55とMR要素を破壊したがあり、との間に接続されたブリード抵抗器133、135は、MRセンサ要素53の抵抗の約10倍ないし100倍ないしが変があることが好ましい。がのMR要素電流を分流することが好ましい。ブリード抵抗器は、図7ないし12に関して上記で説明したように、別々にかつ外部で製造し、スに上記で説明したように、別々にかつ外部で製造し、ス

ライダ表面上にまたは他の構成要素と共に据え付け、M Rセンサ要素に接続することもできる。

【0027】本発明を特に、好ましい実施例に関して図示し説明したが、当業者には、本発明の趣旨、範囲、および教示から逸脱することなく、形および細部への様々な変更が加えられることが理解されよう。したがって、本明細書に開示された発明は、単なる例示とみなし、かつ添付の特許請求の範囲で指定されたようにのみ範囲を限定すべきである。

【0028】まとめとして、本発明の構成に関して以下 の事項を開示する。

【0029】(1)磁気抵抗要素と、

静電荷を放電するための、前記磁気抵抗センサ要素をバイパスする低抵抗導電経路を提供するために、前記磁気抵抗センサ要素に電気的に結合された低線形電流電圧特性を有する少なくとも1つの可変コンダクタンス手段とを備える磁気抵抗ヘッド・アセンブリ。

- (2) さらに、離間された位置にある前記磁気抵抗センサ要素に電気的に接続された少なくとも2本の導電リード線を備え、前記コンダクタンス手段が、前記磁気抵抗センサ要素に平行な2本の前記導電リード線の間に接続されることを特徴とする上記(1)に記載の磁気抵抗ヘッド・アセンブリ。
- (3) さらに、離間された位置にある前記磁気抵抗センサ要素に電気的に接続された少なくとも2本の導電リード線を備え、少なくとも1つの前記可変コンダクタンス手段が、各前記導電リード線と接地基準の間に接続されることを特徴とする上記(1)に記載の磁気抵抗ヘッド・アセンブリ。
- (4) 前記接地基準が、前記磁気抵抗センサ要素用の磁 気密封要素を備えることを特徴とする上記 (3) に記載 の磁気抵抗ヘッド・アセンブリ
- (5) さらに、スライダを備え、前記接地基準が前記スライダを備えることを特徴とする上記(3) に記載の磁気抵抗ヘッド・アセンブリ。
- (6) 前記可変コンダクタンス手段が、前記磁気抵抗ヘッド・アセンプリと一体的に製造されることを特徴とする上記(1)に記載の磁気抵抗ヘッド・アセンブリ。
- (7) 前記可変コンダクタンス・デバイスが、半導体材料層で分離された1対の金属製電極板を備えた空間電荷制限導電(SCLC) デバイスであり、前記半導体層が各前記金属製電極板と接触することを特徴とする上記
- (6) に記載の磁気抵抗ヘッド・アセンブリ。
- (8) 磁気抵抗センサ要素と、静電荷を放電するための、前記磁気抵抗センサ要素の電流を分流する高抵抗放電経路を提供するために、前記磁気抵抗センサ要素に電気的に結合された少なくとも1つのブリード抵抗器とを備える磁気抵抗ヘッド・アセンブリ。
- (9) さらに、離間された位置にある前記磁気抵抗セン サ要素に電気的に接続された少なくとも2本の導電リー

ド線を備え、少なくとも1つの前記ブリード抵抗器が、各前記導電リード線と接地基準の間に接続されることを特徴とする上記(8)に記載の磁気抵抗ヘッド・アセンブリ。

(10) データを記録するための複数のトラックを有す る磁気記憶媒体と、磁気トランスジューサと前記磁気記 億媒体の間の相対運動中に前記磁気記憶媒体に対して密 接に雕間された位置に維持される前記磁気トランスジュ ーサとを備え、前記磁気トランスジューサが基板上に形 成された磁気抵抗センサを含み、前記基板が、磁気抵抗 センサ要素と、静電荷を放電するための、前記磁気抵抗 センサ要素をバイパスする導電経路を提供するために、 前記磁気抗センサ要素に電気的に結合された少なくとも 1つのコンダクタンス手段と、前記磁気トランスジュー サを前記磁気記憶媒体上の選択されたトラックに移動す るために、前記磁気トランスジューサに結合されたアク チュエータ手段と、前記磁気抵抗センサによってインタ セプトされた前記磁気記憶媒体に記録されたデータ・ビ ットを表す磁界に応じた前記磁気抵抗センサ要素の抵抗 変化を検出するために前記磁気抵抗センサに結合された 手段とを備えることを特徴とする磁気記憶システム。

(11) 磁気抵抗センサの製造時と、磁気記憶システム中での前記磁気抵抗センサのその後の取扱いおよび組立て時に前記磁気抵抗センサに静電放電保護を提供する方法において、非線形電流電圧特性を有する少なくとも1電荷を放電するための、前記磁気抵抗センサ要素をが発生します。 電荷を放電するための、前記磁気が、前記磁気抵抗センサの前記で変コンダクタンス手段を提供するステップと、静パスする低抵抗導電経路を提供するために、前記磁気を提供するために、前記磁気抵抗センサの前記で、が表示と破気記憶システム中での対象を接続するステップと、磁気記憶システム中での前記磁気抵抗センサの前記その後の取扱いおよび組立て下する前の所望の点で、前記磁気抵抗センサ要素から切断するステップとを備えることを特徴とする方法。

【図面の簡単な説明】

【図1】本発明を実施する磁気ディスク記憶システムの 概略ブロック図である。

【図2】MR読取り/誘導書込み磁気トランスジューサ の断面図である。

【図3】本発明によるMRセンサ要素用の保護回路を示 す概略図である。

【図4】本発明によるMRセンサ要素用の保護回路を示す概略図である

【図5】サンプルMR要素と様々な保護デバイスのI-V特性を示す対数グラフである。 【図6】反対称非線形導電装置のI-V特性を示すグラ フである。

【図7】典型的な非線形導電装置の構造を示す図である。

【図8】真空蒸着技術を使用する典型的な非線形デバイ スの製造を示す図である。

【図9】本発明の好ましい実施例を示すMR読取り/誘導書込み磁気トランスジューサの断面図である。

【図10】図9に示した磁気トランスジューサの平面図 である。

【図11】本発明の他の好ましい実施例を示すMR読取り/誘導書込み磁気トランスジューサの断面図である。

【図12】図11に示した磁気トランスジューサの平面 図である。

【図13】本発明によるMRセンサの保護を提供するためのダイオード・デバイスの使用を示す概略図である。

【図14】本発明によるMRセンサの保護を提供するためのダイオード・デバイスの使用を示す概略図である。

【図15】図13に示したダイオード保護デバイスの蒸 着を示すMRセンサ要素の平面図である。

【図16】図14に示したダイオード保護デバイスの蒸 着を示すMRセンサ要素の平面図である。

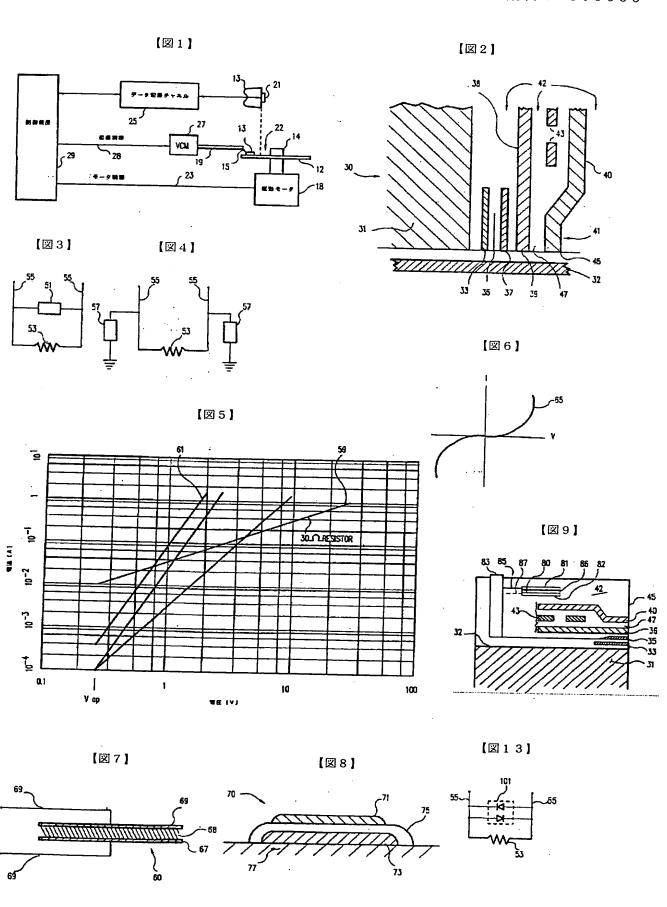
【図17】本発明による外付け保護デバイスの使用を示す概略図である。

【図18】本発明による外付け保護デバイスの使用を示 す概略図である。

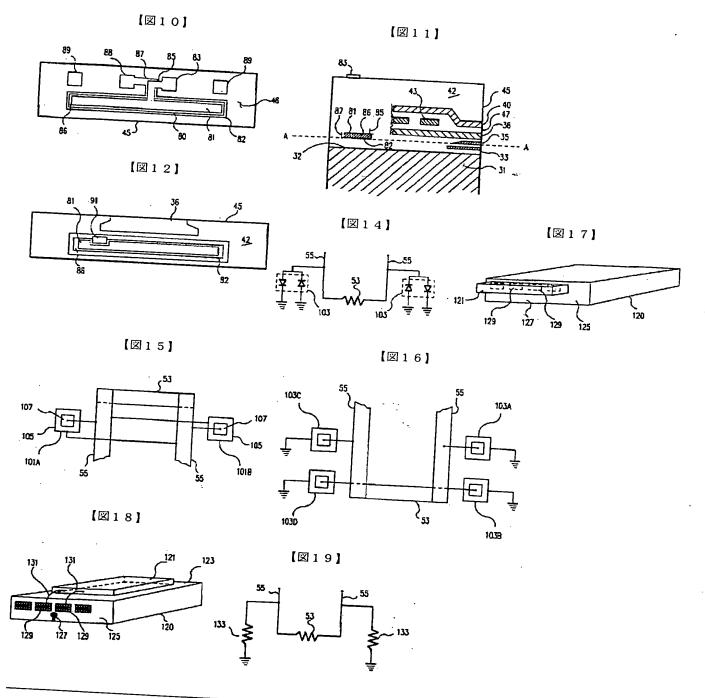
【図19】本発明の他の好ましい実施例を示す概略図で ある。

【符号の説明】

- 12 回転可能磁気ディスク
- 13 スライダ
- 14 スピンドル
- 15 サスペンション
- 19 アクチュエータ・アーム
- 21 ヘッド
- 22 ディスク表面
- 25 記録チャネル
- 27 アクチュエータ手段
- 29 制御装置
- 30 書込み磁気ヘッド
- 3 1 基板
- 33 磁気シールド要素
- 35 MRセンサ要素
- 42 絶縁材料層
- 45 空気軸受け表面



1



フロントページの続き

- (72)発明者 グレン・アダム・ガーファンクル アメリカ合衆国95030 カリフォルニア州 ロス・ガトス アルメンドラ・アベニュー 314
 (72)発明者 ロジャー・エフ・ナット
- (72)発明者 ロジャー・エフ・ホイト アメリカ合衆国95120 カリフォルニア州 サンノゼ タム・オーシャンター 6613
- (72)発明者 ヴィンセント・マレロ アメリカ合衆国95037 カリ
 - アメリカ合衆国95037 カリフォルニア州 モーガン・ヒル ラ・ティエラ・ドライブ 15,628
- (72) 発明者 クリスチャン・マックウィリアムズ・ジュニア アメリカ合衆国95123 カリフォルニア州 サンノゼ コーズィー・コート 504

(72)発明者 アルバート・ジョン・ウォラシュ アメリカ合衆国95037 カリフォルニア州 モーガン・ヒル ベル・エア・コート 685